

DELPHION

[RESEARCH](#)
[PRODUCTS](#)
[INSIDE DELPHION](#)
[Log Out](#) | [Work Files](#) | [Saved Searches](#)
[My Account](#)

Search: Quick/Number Boolean Advanced

Derwent Record

[View: Expand Details](#) [Go to: Delphion Integrated View](#)
[Tools: Add to Work File](#) [Create](#)

Derwent Title: Complex four phase code division multiple access codes generating apparatus e.g. for CDMA communications

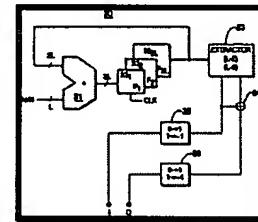
Original Title: WO9921299A1: METHOD AND APPARATUS FOR GENERATING COMPLEX FOUR-PHASE SEQUENCES FOR A CDMA COMMUNICATION SYSTEM

Assignee: INTERDIGITAL TECHNOLOGY CORP Non-standard company

Inventor: OZLUTURK F M; OZLUTURK M;

Accession/Update: 1999-312785 / 200626

IPC Code: H04B 1/69 ; H04B 1/707 ; H04B 7/204 ; H04B 7/216 ; H04B 7/26 ; H04J 13/00 ; H04J 13/02 ; H04K 1/00 ; H04B 1/06 ; H04L 27/18 ; H04L 27/32 ; H04L 27/34 ;



Derwent Classes: W01; W02;

Manual Codes: W01-A09B(PSK) , W02-K05A1(Non-deliberate interference immunity system; increased reliability) , W02-K05A7(Direct sequence spread spectrum) , W02-K05B1(Operating method/system) , W02-K05B3(Apparatus) , W02-K05B5(Pseudonoise code details for direct sequence, frequency hopping codes and time hopping codes)

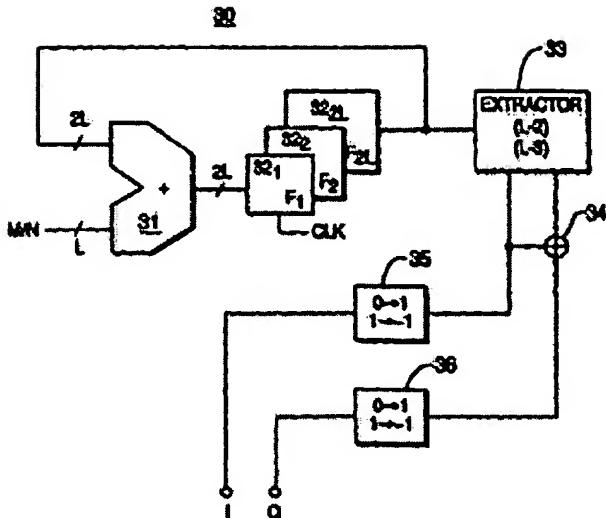
Derwent Abstract: (WO9921299A) **Novelty** - The apparatus has several flip flop which are initially set to zero. An accumulator has an input to receive an output from the flip flops and a second input to receive a quotient of a parameter M divided by a parameter N, where M and N are integers and where M is relatively prime to N. The accumulator combines data received via the two inputs and outputs the combined data to the flip flops. An extractor extract two bits from the flip flops which are converted to I and Q code.

Detailed Description - An INDEPENDENT CLAIM is included for a method for generating complex four phase code division multiple access codes.

Use - For CDMA communications.

Advantage - Easily maps to QPSK signal constellation and has low cross correlation and low out of phase autocorrelation.

Images:



Description of Drawing(s) - The figure shows a first embodiment of a spread spectrum generator for generating four phase sequences according to the invention.

Dwq.4/11

EP1998000922420 Filed:1998-05-20 (98EP-0922420)
WO1998US0010199 Filed:1998-05-20 (98WO-US10199)

US20050002443A1 = 2005-01-06 200504 14 English H04B 1/7C

Local appls.: Cont of US06026117 (US 6026117)
Cont of US06337875 (US 6337875)
Cont of US06606344 (US 6606344)
Cont of US06731671 (US 6731671)
US2004000777369 Filed:2004-02-12 (2004US-0777369)
Cont of US2002000066968 Filed:2002-02-04 (2002US-0066968)
Cont of US2001000011113 Filed:2001-11-13 (2001US-0011113)
Cont of US1999000472348 Filed:1999-12-27 (99US-0472348)
Cont of US1997000956808 Filed:1997-10-23 (97US-0956808)

EP1489761A1 = 2004-12-22 200501 22 English H04B 7/2E

Des. States: (R) AT BE CH DE DK ES FI FR GB GR IE IT LI LU MC NL PT SE
Local appls.: Div ex EP00965188 (EP 965188)
EP2004000018352 Filed:1998-05-20 (2004EP-0018352)
Div ex EP1998000922420 Filed:1998-05-20 (98EP-0922420)

DE69825427E = 2004-09-09 200459 German H04B 7/2E

Local appls.: Based on WO09921299 (WO 9921299)
Based on EP00965188 (EP 965188)
DE1998000625427 Filed:1998-05-20 (98DE-0625427)
WO1998US0010199 Filed:1998-05-20 (98WO-US10199)
EP1998000922420 Filed:1998-05-20 (98EP-0922420)

EP0965188B1 = 2004-08-04 200451 20 English H04B 7/2E

Des. States: (R) AT BE CH DE DK ES FI FR GB GR IE IT LI LU MC NL PT SE
Local appls.: Based on WO09921299 (WO 9921299)
WO1998US0010199 Filed:1998-05-20 (98WO-US10199)
EP1998000922420 Filed:1998-05-20 (98EP-0922420)

CN1496045A = 2004-05-12 200452 English H04J 13/0

Local appls.: CN2003000104421 Filed:1998-05-20 (2003CN-0104421)

US6731671 = 2004-05-04 200430 13 English H04B 1/6C

Local appls.: Cont of US06026117 (US 6026117)
Cont of US06337875 (US 6337875)
Cont of US06606344 (US 6606344)
US2002000066968 Filed:2002-02-04 (2002US-0066968)
Cont of US2001000011113 Filed:2001-11-13 (2001US-0011113)
Cont of US1999000472348 Filed:1999-12-27 (99US-0472348)
Cont of US1997000956808 Filed:1997-10-23 (97US-0956808)

US20040047316A1 = 2004-03-11 200419 14 English H04B 7/21

Local appls.: Cont of US06606344 (US 6606344)
Cont of US06026117 (US 6026117)
Cont of US06337875 (US 6337875)
US2003000637463 Filed:2003-08-08 (2003US-0637463)
Cont of US2001000011113 Filed:2001-11-13 (2001US-0011113)
Cont of US1999000472348 Filed:1999-12-27 (99US-0472348)
Cont of US1997000956808 Filed:1997-10-23 (97US-0956808)

CN1131609C = 2003-12-17 200564 English H04B 7/26

Local appls.: CN1998000801378 Filed:1998-05-20 (98CN-0801378)

US6614833 = 2003-09-02 200359 13 English H04B 1/69

Local appls.: Cont of US06337875 (US 6337875)
Cont of US06026117 (US 6026117)
US2002000066860 Filed:2002-02-04 (2002US-0066860)
Cont of US2001000011113 Filed:2001-11-13 (2001US-0011113)
Cont of US1999000472348 Filed:1999-12-27 (99US-0472348)
Cont of US1997000956808 Filed:1997-10-23 (97US-0956808)

US6606344 = 2003-08-12 200355 14 English H04B 1/69

Local appls.: Cont of US06337875 (US 6337875)
Cont of US06026117 (US 6026117)
US2001000011113 Filed:2001-11-13 (2001US-0011113)
Cont of US1999000472348 Filed:1999-12-27 (99US-0472348)
Cont of US1997000956808 Filed:1997-10-23 (97US-0956808)

US6597726 = 2003-07-22 200354 14 English H04B 1/69

Local appls.: Cont of US06026117 (US 6026117)
Cont of US06337875 (US 6337875)
US2002000067082 Filed:2002-02-04 (2002US-0067082)
Cont of US2001000011113 Filed:2001-11-13 (2001US-0011113)
Cont of US1999000472348 Filed:1999-12-27 (99US-0472348)
Cont of US1997000956808 Filed:1997-10-23 (97US-0956808)

MX0212720B = 2003-01-29 200412 Spanish H04B 7/26

Local appls.: MX1999000004719 Filed:1999-05-21 (99MX-0004719)
WO1998US0010199 Filed:1998-05-20 (98WO-US10199)

US20020191680A1 = 2002-12-19 200303 14 English H04K 1/00

Local appls.: Cont of US06337875 (US 6337875)
Cont of US06026117 (US 6026117)
US2002000066968 Filed:2002-02-04 (2002US-0066968)
Cont of US2001000011113 Filed:2001-11-13 (2001US-0011113)

Cont of US1999000472348 Filed:1999-12-27 (99US-0472348)

Cont of US1997000956808 Filed:1997-10-23 (97US-0956808)

US20020136270A1 = 2002-09-26 200265 14 English H04B 1/6€

Local appls.: Cont of US06337875 (US 6337875)

Cont of US06026117 (US 6026117)

US2002000066860 Filed:2002-02-04 (2002US-0066860)

Cont of US2001000011113 Filed:2001-11-13 (2001US-0011113)

Cont of US1999000472348 Filed:1999-12-27 (99US-0472348)

Cont of US1997000956808 Filed:1997-10-23 (97US-0956808)

US20020131481A1 = 2002-09-19 200264 15 English H04B 1/6€

Local appls.: Cont of US06337875 (US 6337875)

Cont of US06026117 (US 6026117)

US2002000067082 Filed:2002-02-04 (2002US-0067082)

Cont of US2001000011113 Filed:2001-11-13 (2001US-0011113)

Cont of US1999000472348 Filed:1999-12-27 (99US-0472348)

Cont of US1997000956808 Filed:1997-10-23 (97US-0956808)

US20020090021A1 = 2002-07-11 200248 13 English H04K 1/0C

Local appls.: US2001000011113 Filed:2001-11-13 (2001US-0011113)

Cont of US1999000472348 Filed:1999-12-27 (99US-0472348)

Cont of US1997000956808 Filed:1997-10-23 (97US-0956808)

US6337875 = 2002-01-08 200211 13 English H04K 1/0C

Local appls.: Cont of US06026117 (US 6026117)

US1999000472348 Filed:1999-12-27 (99US-0472348)

Cont of US1997000956808 Filed:1997-10-23 (97US-0956808)

JP2001501798T2 = 2001-02-06 200111 29 English H04J 13/0

Local appls.: Based on WO09921299 (WO 9921299)

WO1998US0010199 Filed:1998-05-20 (98WO-US10199)

JP1999000523969 Filed:1998-05-20 (99JP-0523969)

KR0069065A = 2000-11-25 200130 English H04B 7/2€

Local appls.: Based on WO09921299 (WO 9921299)

KR1999000704487 Filed:1999-05-21 (99KR-0704487)

WO1998US0010199 Filed:1998-05-20 (98WO-US10199)

US6026117 = 2000-02-15 200016 13 English H04K 1/0C

Local appls.: US1997000956808 Filed:1997-10-23 (97US-0956808)

ES2138949T1 = 2000-02-01 200013 Spanish H04B 7/2€

Local appls.: Based on EP00965188 (EP 965188)

EP1998000922420 Filed:1998-05-20 (98EP-0922420)

CN1239615A = 1999-12-22 200018 English H04B 7/2E

Local appls.: CN1998000801378 Filed:1998-05-20 (98CN-0801378)

EP0965188A1 = 1999-12-22 200004 English H04B 7/2E

Des. States: (R) AT BE CH DE DK ES FI FR GB GR IE IT LI LU MC NL PT SE

Local appls.: Based on WO09921299 (WO 9921299)

EP1998000922420 Filed:1998-05-20 (98EP-0922420)

WO1998US0010199 Filed:1998-05-20 (98WO-US10199)

MX9904719A1 = 1999-12-01 200110 Spanish H04B 7/2E

Local appls.: MX1999000004719 Filed:1999-05-21 (99MX-0004719)

AU9874973A = 1999-05-10 199938 English H04B 7/2E

Local appls.: Based on WO09921299 (WO 9921299)

AU1998000074973 Filed:1998-05-20 (98AU-0074973)

INPADOC [Show legal status actions](#)

Legal Status:

First Claim: CLAIMS

[Show all claims](#)

Priority Number:

Application Number	Filed	Original Title
<u>US2004000777369</u>	2004-02-12	Method and apparatus for generating complex four-phase sequences for a CDMA communication system
<u>US2003000637463</u>	2003-08-08	Method and apparatus for generating complex four-phase sequences for a CDMA communication system
<u>US2002000066860</u>	2002-02-04	METHOD FOR GENERATING COMPLEX FOUR-PHASE SEQUENCES
<u>US2002000066968</u>	2002-02-04	RECEPTION METHOD INCLUDING GENERATING COMPLEX FOUR-PHASE SEQUENCES FOR CDMA COMMUNICATION
<u>US2002000067082</u>	2002-02-04	RECEIVER INCLUDING AN APPARATUS FOR GENERATING COMPLEX FOUR-PHASE SEQUENCES
<u>US2001000011113</u>	2001-11-13	METHOD AND APPARATUS FOR GENERATING COMPLEX FOUR-PHASE SEQUENCES FOR A CDMA COMMUNICATION SYSTEM
<u>US1999000472348</u>	1999-12-27	METHOD AND APPARATUS FOR GENERATING COMPLEX FOUR-PHASE SEQUENCES FOR A CDMA COMMUNICATION SYSTEM
<u>US1997000956808</u>	1997-10-23	METHOD AND APPARATUS FOR GENERATING COMPLEX FOUR-PHASE SEQUENCES FOR A CDMA COMMUNICATION SYSTEM

 Title Terms: COMPLEX FOUR PHASE CODE DIVIDE MULTIPLE ACCESS CODE
GENERATE APPARATUS CDMA COMMUNICATE

[Pricing](#) [Current charges](#)

Derwent Searches: [Boolean](#) | [Accession/Number](#) | [Advanced](#)

Data copyright Thomson Derwent 2003



Copyright © 1997-200

[Subscriptions](#) | [Web Seminars](#) | [Privacy](#) | [Terms & Conditions](#) | [Site Map](#) |

* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

1. It is Equipment Which Generates Complex 4 Phase Code-Division-Multiple-Access (CDMA) Sign. Two or More Flip-flops of Initialization 0 Quotient Which Did Division of the Parameter M to 1st Input Which Undergoes Output of Two or More of Said Flip-flops with Parameter N (Prime Factor [as Opposed to / M and N are Integers Here and / N in M]) Accumulator which is an accumulator which has the input of receptacle **** 2, compounds carrier beam data via these [1st] and the 2nd input, and supplies the complex data to said flip-flop Extractor which extracts the 1st bit and 2nd bit from said flip-flop Equipment including a means to change into I sign and a Q signal the 1st bit and 2nd bit which were they-extracted.
2. Equipment according to claim 1 said whose accumulator said two or more flip-flops constitute the feedback loop, and is adder.
3. Equipment according to claim 1 said whose 1st extracted bit consist of 16 flip-flops representing two or more bits with said flip-flop from high order bit to [bits] lower bit, and is the 5th bit from the least significant and said whose 2nd extracted bit is the 6th bit from the least significant.
4. Equipment according to claim 1 which transmits said I sign and Q signal to diffuser.
5. Equipment according to claim 1 which transmits said I sign and Q signal to back-diffusion-of-gas machine.
6. It is Approach of Generating Complex 4 Phase Code-Division-Multiple-Access (CDMA) Sign. Process in Which Register Which Has Two or More Bits of (a) Initialization 0 is Prepared, The process in which these parameters M and N are integers, respectively, and the (b) 1st parameter M and, and the 2nd parameter are chosen so that M may become the prime factor to N, The process which compounds quotient M/N with the content of said register so that (c) bit combination may be produced, (d) Process in which the content of said register is permuted by said bit combination (e) Process in which the 1st bit and 2nd bit are extracted from said register I sign from said the 1st bit and 2nd bit by which (f) extract was carried out, and Q signal Process to generate (g) Process which outputs said I sign and Q signal (h) Approach including the process which repeats said process (c) thru/or (g).
7. Approach according to claim 6 it has bit of 16 with said register from lower bit to [16] high order bit, said 1st bit is the 5th bit from the least significant among the sums, and said 2nd bit is the 6th bit from the least significant among the sums.
8. Approach according to claim 6 adder which outputs the sum of said quotient M/N and content of said register performs said process to compound.
9. Approach according to claim 6 of outputting said I sign and Q signal to diffuser.
10. The approach according to claim 6 of outputting said I sign and Q signal to a back-diffusion-of-gas machine.
11. It is Equipment Which Generates Complex 4 Phase Code-Division-Multiple-Access (CDMA) Sign. A Means to Output Arithmetical-Progression Numeric Value,

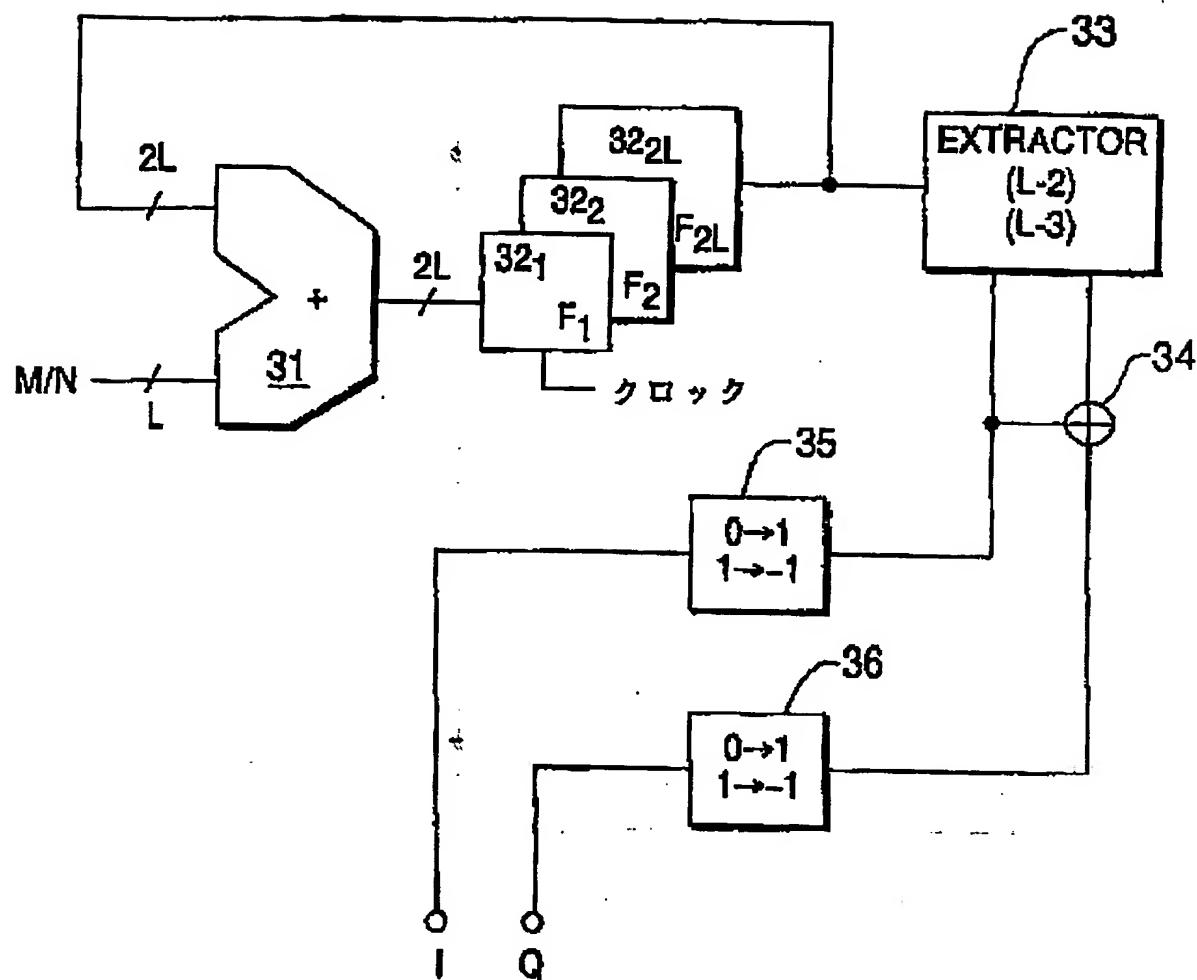


FIG. 4

(19)日本国特許庁 (JP)

(12) 公表特許公報 (A)

(11)特許出願公表番号

特表2001-501798

(P2001-501798A)

(43)公表日 平成13年2月6日 (2001.2.6)

(51)Int.Cl.
H 04 J 13/00
H 04 L 27/18

識別記号

F I
H 04 J 13/00
H 04 L 27/18

テマコード* (参考)
A
Z

審査請求 未請求 予備審査請求 未請求(全 29 頁)

(21)出願番号 特願平11-523969
(22)出願日 平成10年5月20日(1998.5.20)
(35)翻訳文提出日 平成11年5月28日(1999.5.28)
(36)国際出願番号 PCT/US98/10199
(37)国際公開番号 WO99/21299
(38)国際公開日 平成11年4月29日(1999.4.29)
(31)優先権主張番号 08/956,808
(32)優先日 平成9年10月23日(1997.10.23)
(33)優先権主張国 米国(US)

(71)出願人 インターディジタル テクノロジー コーポレーション
アメリカ合衆国 デラウェア州 19801
ウィルミントン, デラウェア アヴェニュー 300, スイート 525
(72)発明者 オズルターク, ファティ エム.
アメリカ合衆国 ニューヨーク州 11050
ポートワシントン, ミドル ネック
ロード 1474
(74)代理人 弁理士 内原 晋

最終頁に続く

(54)【発明の名称】 CDMA通信システム用の複素4相系列発生方法および発生装置

(57)【要約】

4相位相偏移変調(QPSK)信号配置に直接にマップできる複素4相擬似ランダム符号系列を発生する符号分割多重接続(CDMA)通信用の改良型符号系列構成。

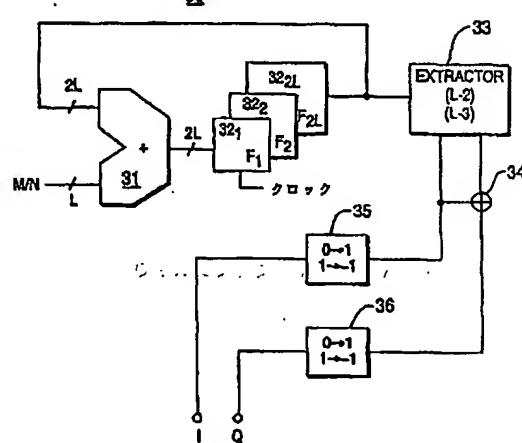


FIG. 4

【特許請求の範囲】

1. 複素4相符号分割多重接続(CDMA)符号を発生する装置であって、初期設定0の複数のフリップフロップと、前記複数のフリップフロップの出力を受ける第1の入力とパラメータMをパラメータNで除算した商(ここでMおよびNは整数であり、MはNに対する素数)を受ける第2の入力とを有するアキュムレータであって、これら第1および第2の入力経由で受けたデータを合成して前記フリップフロップにその合成データを供給するアキュムレータと、前記フリップフロップから第1のビットおよび第2のビットを抽出する抽出器と、それら抽出された第1のビットおよび第2のビットをI符号およびQ符号に変換する手段とを含む装置。
2. 前記複数のフリップフロップが帰還路を構成し前記アキュムレータが加算器である請求項1記載の装置。
3. 前記フリップフロップが上位ビットから下位ビットに至る複数のビットを代表する16個のフリップフロップから成り、前記抽出された第1のビットが最下位から第5のビットであり、前記抽出された第2のビットが最下位から第6のビットである請求項1記載の装置。
4. 前記I符号およびQ符号を拡散器に転送する請求項1記載の装置。
5. 前記I符号およびQ符号を逆拡散器に転送する請求項1記載の装置。
6. 複素4相符号分割多重接続(CDMA)符号を発生する方法であって、
 - (a)初期設定0の複数のビットを有するレジスタを準備する過程と、(b)第1のパラメータMおよび第2のパラメータを、それらパラメータMおよびNがそれぞれ整数であってMがNに対する素数になるように選ぶ過程と、(c)ビット組合せを生ずるように商M/Nを前記レジスタの内容と合成する過程と、(d)前記レジスタの内容を前記ビット組合せで置換する過程と、

- (e)前記レジスタから第1のビットおよび第2のビットを抽出する過程と、
- (f)抽出された前記第1のビットおよび第2のビットからI符号およびQ符号を発生する過程と、
- (g)前記I符号およびQ符号を出力する過程と、
- (h)前記過程(c)乃至(g)を繰り返す過程とを含む方法。

7. 前記レジスタが下位ビットから上位ビットに至る16のビットを有し、前記第1のビットが和のうち最下位から第5のビットであり、前記第2のビットが和のうち最下位から第6のビットである請求項6記載の方法。

8. 前記合成する過程を前記商M/Nと前記レジスタの内容との和を出力する加算器で行う請求項6記載の方法。

9. 前記I符号およびQ符号を拡散器に出力する請求項6記載の方法。

10. 前記I符号およびQ符号を逆拡散器に出力する請求項6記載の方法。

11. 複素4相符号分割多重接続(CDMA)符号を発生する装置であって、等差数列数値を出力する手段と、

前記等差数列数値の等差値を出力する手段と、

前記等差数列数値を受ける第1の入力と前記等差値を受ける第2の入力とを有する第1のミキサと、

前記第1のミキサの出力を受ける入力とパラメータMをパラメータNで除算した商(ここでMおよびNは整数であり、MはNに対する素数)を受ける第2の入

力とを有する第2のミキサと、

前記第2のミキサの出力と関連づけられ、前記第2のミキサから第1のビットおよび第2のビットを抽出する抽出器と、

抽出された前記第1のビットおよび第2のビットをI符号およびQ符号に変換する手段と

を含む装置。

12. 前記等差数列数値を出力する手段およびその等差数列数値の等差値を出力する手段が少なくとも一つのシフトレジスタを含む請求項11記載の装置。

13. 前記第1のビットが前記第2のミキサの最下位から第5のビットであり、前記第2のビットが前記第2のミキサの最下位から第6のビットである請求項1記載の装置。

14. 前記I符号およびQ符号を拡散器に出力する請求項1記載の装置。

15. 前記I符号およびQ符号を逆拡散器に出力する請求項1記載の装置。

16. 複素4相符号分割多重接続(CDMA)符号を発生する方法であって、

(a) パラメータMおよび処理利得Nを、それぞれが整数であってMがNに対する素数になるように選ぶ過程と、

(b) 商を生ずるように前記処理利得Nを前記パラメータMで除算する過程と、

(c) 前記商を等差数列数値およびその等差数列の等差値と混合して混合出力を生ずる過程と、

(d) 前記混合出力から第1のビットおよび第2のビットを抽出する過程と、

(e) 抽出した前記第1のビットおよび第2のビットからIデータおよびQデータを発生する過程と、

(f) 前記IデータおよびQデータを出力する過程と、

(g) 前記過程(c)乃至(f)を繰り返す過程と

を含む方法。

17. 前記第1のビットが前記ミキサからの最下位から第5のビットであり、前記第2のビットが前記ミキサからの最下位から第6のビットである請求項1記載の方法。

18. 前記IデータおよびQデータを拡散器に出力する請求項1記載の方法。

19. 前記IデータおよびQデータを逆拡散器に出力する請求項1記載の方法

。

【発明の詳細な説明】

C D M A 通信システム用の複素4相系列発生方法および発生装置

発明の背景

発明の技術分野

この発明は概略的には符号分割多重接続(CDMA)通信用の改良型系列の構成に関する。より詳細にいうと、この発明は4相位相偏移変調(QPSK)信号配置に直接にマップできる複素4相擬似ランダム符号系列の発生を対象とする。

従来技術の説明

符号分割多重接続(CDMA)はスペクトラム拡散通信システムの一種であり、各加入者局ユニットを特有の符号の付与によってそれ以外のすべての加入者局ユニットから区別する。特定の加入者局ユニットと交信するには、送信側が送信の際にその特有の符号で印を付け、受信側がその符号を用いて送信側からの信号を復号化する。CDMA通信信号は見かけ上雑音に似てランダムな信号を用いて音声情報およびデータ情報を伝送する。ランダム系列は標準の決定論的論理素子で発生するので、ビット系列の発生は予測可能であり反復可能である。これら反復可能な2進ランダム系列の使用により、データ通信用の任意の情報搬送ディジタル信号の変調が容易になっている。これら予測可能なランダム系列を擬似ランダム系列という。

CDMA通信システムにおける各加入者局ユニットはその加入者局ユニットの交信範囲内にある複数の基地局から複数の擬似ランダム系列を受信する。上述のとおり、受信側加入者局ユニットは特定の擬似ランダム符号を用いて受信擬似ランダム系列の一つの復号化を試みる。その特定の符号は一つの擬似ランダム系列の復号化だけに使用でき、それ以外の受信擬似ランダム系列は雑音になる。

CDMA通信システムの用いる擬似ランダム系列相互間の相関が低下するに伴って、受信側加入者局ユニットの雑音出力の量も減少する。この減少は次のとおり説明できる。すなわち、その加入者局ユニットに伝送すべきデータを含む一つの擬似ランダム系列と受信機の発生した擬似ランダム系列との間には高い相関がある。

そのひとつの擬似ランダム系列ともう一つの擬似ランダム系列との間の相関（すなわち相互相関）が低下するに伴って、加入者局ユニットによる特定の擬似ランダム系列の認識およびそれ以外の擬似ランダム系列のフィルタ除去が容易になる。このようにして雑音が減少し、信号の明瞭度が高められる。

受信機に生ずる雑音を減らすように相互相関特性を改良した系列を発生する改良型擬似ランダム系列発生器が必要になっている。また、実働化の容易な擬似ランダム符号発生器も必要になっている。

発明の概要

この発明はQPSK信号配置にマップしやすく相互相関が低く位相はずれ自己相関の低い複素4相擬似ランダム符号系列を発生する改良型の方法および装置を提供する。

一つの実施例においては、擬似ランダム符号発生器がアキュムレータおよび複数のフリップフロップ回路を用いて複素4相CDMA符号を発生する。アキュムレータはパラメータMをパラメータNで割った商の値を受けるとともに複数のフリップフロップからのフィードバックを受ける。パラメータMおよびNは整数であり、MはNに対する素数である。アキュムレータは上記商の値をフリップフロップからのデータと合成してその合成データをフリップフロップに送る。二つのビットを抽出してI符号およびQ符号の発生に用いる。

もう一つの実施例においては、擬似ランダム符号発生器が数値の等差数列およびその等差数列の等差分を生ずる回路を備えて複素4相CDMA符号を発生する。その擬似ランダム符号発生器は上記等差数列および等差値を受ける第1のミキサも備える。この第1のミキサの出力を第2のミキサで受け、その第1ミキサ出力をパラメータ2M割るパラメータNの商の値と合成する。ここでMおよびNは整数であり、MはNに対する素数である。この第2のミキサから二つのビットを抽出してI符号およびQに変換する。

上記以外の利点は好適な実施例の詳細な説明から当業者には明らかになろう。

図面の簡単な説明

図1はこの発明のスペクトラム拡散送信装置のブロック図である。

図2はこの発明のスペクトラム拡散受信装置のブロック図である。

図3は慣用の擬似ランダム符号系列のタイミング図である。

図4はこの発明により4相系列を発生するスペクトラム拡散符号発生器の第1の実施例である。

図5はスペクトラム拡散符号発生器の上記第1の実施例におけるIおよびQへの変換を示す図である。

図6はこの発明の第1の実施例による4相系列発生方法の過程を示す図である。

図7はこの発明により4相系列を発生するスペクトラム拡散符号発生器の第2の実施例である。

図8はスペクトラム拡散符号発生器の上記第2の実施例におけるIおよびQへの変換を示す図である。

図9はこの発明の第2の実施例による4相系列発生方法の過程を示す図である。

図10は第1の準最適実働化についての自己相関関数の例のグラフである。

図11は第1の準最適実働化についての相互相関関数の例のグラフである。

好みしい実施例の詳細な説明

同一の構成要素に同一の参照数字を付けて示した添付図面を参照して好みしい実施例を次に説明する。

図1に示すとおり、スペクトラム拡散送信装置10は音声信号を受けるアナログ-デジタル(A/D)変換器12を含む。スイッチ14はA/D変換器12からのデジタル音声信号および端末装置(図示していない)からのデジタルデータ信号の両方を受ける。スイッチ14はスペクトラム拡散送信装置10をデジタル音声信号入力またはデジタルデータ信号入力のいずれかに接続する。これらデジタル音声信号およびデジタルデータ信号を以下デジタルデータと総称する。スイッチ14はデジタルデータをミキサで構成可能な拡散器20に導く。符号発生器30で発生した擬似ランダム系列を拡散器20に加える。符号発生器30および拡散器20をスペクトラム拡散符号化装置40に含まれるものとして示してある。

拡散器20は時間領域でデジタルデータに擬似ランダム系列を乗算することによって、すなわち等価的に周波数領域でデジタルデータの双方スペクトラム分布を擬似ランダム系列のほぼ方形のスペクトラムで畳み込むことによって、周波数スペクトラム拡散を行う。拡散器20の出力を遮断周波数がシステムチップ周波数 F_{cr} に等しい低域フィルタに加える。次に、低域フィルタ50のミキサ6

0の一つの端子に加え、もう一つの端子への搬送波周波数 F_c で定まる周波数にアップコンバートする。このアップコンバート出力信号をヘリカル共振器で構成可能な帯域フィルタ70に導く。フィルタ70はチップ周波数の1乃至2倍の帯域幅を有し、スペクトラム拡散システムの帯域幅の中心周波数に等しい中心周波数を有する。フィルタ70の出力はRF増幅器80の入力に加え、その出力をアンテナ90に導く。

スペクトラム拡散受信装置100を図2に示す。アンテナ110は伝送されたスペクトラム拡散信号を受信し、その受信信号を帯域フィルタ120でフィルタ処理する。このフィルタはチップ周波数 F_{cr} の2倍に等しい帯域幅を有し、スペクトラム拡散システムの帯域幅の中心周波数と等しい中心周波数を有する。次に、フィルタ120の出力を、送信装置10の搬送波周波数 F_c とほぼ等しい一定周波数の局部発振器を用いてミキサ120により2段階でベースバンド信号にダウンコンバートする。次に、ミキサ130の出力を、上記拡散装置20への擬似ランダム系列と同じ擬似ランダム系列を第2の端子に受ける逆拡散器140の第1の端子に加えて逆拡散する。この擬似ランダム系列は符号発生器30で発生する。図2に示すとおり、逆拡散器140および符号発生器30はスペクトラム拡散復号化装置160に含まれる。逆拡散器140の出力をスペクトラム拡散送信装置10への入力データのデータ速度と等しい遮断周波数の低域フィルタ180に加える。低域フィルタ180の出力は図1へのデータ入力の再生したものである。

スペクトラム拡散システムの受信装置100で用いる擬似ランダム系列が送信装置10で用いる擬似ランダム系列と同期していなければならないことは当業者には理解されよう。この同期を達成する手法は周知である。

慣用のスペクトラム拡散用系列は図3に示すとおり擬似ランダムディジタル系列である。送信しようとする信号のスペクトラム拡散および受信信号のスペクトラム逆拡散にこのディジタル系列を用いる。二つの互いに異なるLFSR回路を用いた二つの互いに異なる2進符号によってデータ伝送用のIチャンネルおよびQチャンネルを構成する。しかし、受信側でこれらIチャンネルとQチャンネルとの間に高い相関がある場合は、受信装置から多量の雑音が出力される。

この発明の符号発生器30は、図3に示すような慣用の擬似ランダム系列と比

較して格段に高められた相互相関特性をもつ擬似ランダム符号系列を発生する。従来技術の擬似ランダム系列は互いに異なる周波数成分を有する信号を含む。この信号は互いに異なる周波数を有する正弦波波形、すなわち高い周波数の正弦波波形および低い周波数の正弦波波形の両波形の組合せである。したがって、この信号は周波数分割可能な周波数スペクトラムを有する。その信号の中で、より強い（振幅の大きい）周波数の正弦波がより弱い（振幅の小さい）周波数よりも支配的になる。しかし、この発明の場合のように高度擬似ランダム符号（高度にランダムな符号）を発生するには、各周波数における強度または振幅は等しくなければならない。高度にランダムな符号は全周波数領域で成分を有し、したがって平坦なスペクトラムになるという特性を有する。符号発生器30は、全周波数領域で正弦波振幅が後述のとおりほぼ等しい（平坦な）擬似ランダム系列を発生する。

長さN、周波数領域Xの擬似ランダム系列は離散的フーリエ級数表示のY個の周波数項で表される。ここで各周波数項は一つの周波数範囲に対応する。X周波数領域 ($2\pi/T$) k , $k = 0, \dots, N-1$ (ただし、Tはスペクトラム拡散系列の周期であり、 $X = Y = N$ である) にはY個の項がある。この系列の瞬時周波数はX周波数領域の各々で互いに等しい長さの時間を費やすのが理想的である。したがって、各周波数領域または周波数項は同一の強度を有する。例えば、 $s(t)$ が周期性のスペクトラム拡散用系列を表すものとすると、フーリエ級数は

$$s(t) = \sum_k c_k e^{j2\pi k t/T} \quad \text{式(1)}$$

となる。ここで

$$c_k = \frac{1}{T} \int_0^T s(t) e^{-j2\pi k t/T} dt \quad \text{式(2)}$$

であり、 c_k は離散的フーリエ級数表示の一つにおける正弦値の強度またはその領域もしくは項の強度である。 $s(t)$ における平均電力は

$$P = \sum_k |c_k|^2 \quad \text{式(3)}$$

で表示できる。

$s(t)$ の強度スペクトラムは $|c_k|$ であり、電力スペクトラムは $|c_k|^2$ である。理想的な電力スペクトラムは、平均電力が全周波数項で等しく分布する平坦

スペクトラムである。それによって自己相関が狭くなる。上記 $|c_k|^2$ はすべて等しくなければならない。それを達成するには、周波数を

$$\frac{2\pi}{T} M_k, \quad k=0, \dots, N-1 \quad \text{式(4)}$$

とする。ここでMおよびNは整数であり、MはNに対する素数である(MとNとは公因数をもたない)。これによって、各周波数項 $(2\pi/T)k$ が確実に等しくなる。例えばN=7, M=3の場合は、瞬時周波数は

$$0, \frac{2\pi}{T} \times 3, \frac{2\pi}{T} \times 6, \dots, \frac{2\pi}{T} \times 18 \quad \text{式(5)}$$

で与えられる。位相の非連続性には電力を他の周波数項に拡散する効果があるので、位相をできるだけ連続的にして急峻な峰を生じないようにするのが好ましい。

主な制約は複素拡散系列の位相を $[0, \pi/2, \pi, 3\pi/2]$ に限定しなければならないことである。この限定のために急峻な位相変化が生じ電力スペクトラムの完全平坦化が妨げられる。しかし、比較的平坦な電力スペクトラム密度の系列が得られる。 $t = (k/N)T$ で位相を連続的にするために、帰納等式を

$$\theta_{k-1} - \theta_k = \frac{2\pi}{N} M_k \quad \text{式(8)}$$

とする。ここで θ は系列の中の個々のチップの位相であり、 k はその系列の中のチップの指数（次数）である。 θ_0 を $(0, \pi/2, \pi, 3\pi/2)$ の一つに任意に選ぶと、 $\theta_1, \theta_2, \dots, \theta_N$ を逐次的に発生できる。この解放が平坦なスペクトラム分布に導き、最適解となる。 θ_0 の選択 $(0, \pi/2, \pi, 3\pi/2)$ はいずれでもよい。系列全体にわたる一定位相オフセットはスペクトラムの特性を変動させないからである。

θ_k を $\{0, \pi/2, \pi, 3\pi/2\}$ に限定した場合の上式の準最適実働化は次のとおりである。

$$\theta_{k-1} - \theta_k = \frac{\pi}{2} (\lfloor 4(M/N) k \rfloor \bmod 4) \quad \text{式(7)}$$

ここで $\lfloor 4(M/N) k \rfloor$ は $4(M/N) k$ 以下の最大整数を意味する。この式

は式(6)の変形であり、位相角を四つの点の一つに配置してQPSK実働化を容易にする。この式は位相を $\{0, \pi/2, \pi, 3\pi/2\}$ の組に限定する。

第2の準最適実働化の展開まで逐次的位相偏移を継続すると、

$$\theta_k = \theta_{k-1} - \frac{2\pi}{T} M \frac{k}{N} T \quad \text{式(8)}$$

$$\theta_k = \theta_{k-2} - \frac{2\pi}{T} M \frac{k-1}{N} T - \frac{2\pi}{T} M \frac{k}{N} T$$

⋮

$$\theta_k = \theta_0 - \frac{2\pi}{T} M \frac{T}{N} \sum_{i=1}^k 1 = \theta_0 - \frac{2\pi}{T} M \frac{T}{N} \frac{k(k+1)}{2}$$

$$\theta_k = \theta_0 - \pi \frac{M}{N} k(k+1) \quad \text{式(9)}$$

が得られる。また、4相 $(0, \pi/2, \pi, 3\pi/2)$ での第2の準最適実働化は次式で得られる。

$$\theta_k = \theta_0 - \frac{\pi}{2} (\lfloor 2(M/N) k(k+1) \rfloor \bmod 4) \quad \text{式(10)}$$

$\theta_0 = 0$ であれば、第2の準最適実働化は

$$\theta_k = \frac{\pi}{2} (\lfloor 2(M/N)k(k+1) \rfloor \bmod) \quad \text{式(11)}$$

で得られる。

式(6)を調べてみると、各位相項は変数項 $(2\pi/N)(M_k)$ をその前の位相に加算することによって得られる。また、 $2\pi k$ は零モジュロ 2π に等しいので、次の位相の算出のために各位相に加算すべき項は非整数 (M/N) になる。したがって、可能な実働化は各反復で位相に項 (M/N) を加算する再帰加算器（アキュムレータ）で可能である。

図4は自己相関特性および相互相関特性を著しく改善する4相擬似ランダム符号系列発生用の符号発生器30の第1の実施例を示す。この第1の実施例は図7の第1の準最適実働化の例である。任意の長さの4相系列を発生できるが、127ビット長を例として選んである。また、この例のために一つのシンボルにつきNチップがあり、これは処理利得を表す。数MをNに対して素数になるように、すなわちMがNと公因数をもたないように、Mを選んである。処理利得Nの2進表示に必要なビット数Lは次の式を解くことによって決定する。

$$N \leq 2^L \quad \text{式(12)}$$

符号発生器30は長さ 2^L ビットのアキュムレータ31を含む。この例では $N = 127$ であるので、 $L = 8$ である。したがって、アキュムレータ31は16ビットの長さを備える。8ビットの数 M/N をアキュムレータ31の一つの入力端子に加える。フリップフロップ32₁乃至32_{2L}からの16ビットの数をアキュムレータ31のもう一つの入力端子に加える。フリップフロップ31₁乃至31_{2L}はシフトレジスタに置換することもできる。フリップフロップ32₁~32_{2L}およびアキュムレータ31へのビット入力は並列に行っているが、直列入力にすることもできる。アキュムレータ31に入力された二つの数の和がフリップフロップ32₁乃至32_{2L}に伝達される。抽出器33はフリップフロップ32₁乃至32_{2L}からの最下位から第5ビットおよび第6ビットを抽出する（図5）。これら最下位から第5および第6のビットを排他的論理和回路34に加える。

排他的論理和回路34の出力を変換器36によってQ値に変換する。抽出器3

3からの第6ビットを変換器35によってI値に変換する。変換器35および36からのI値出力およびQ値出力を拡散器20または逆拡散器140に加える。上述のとおり、この例ではM/Nは8ビットの数である。アキュムレータ出力の第5および第6ビットは式(7)の4(M/N)の上位2ビットを表す。モジュロ4で4(M/N)を四つの値(0, 1, 2, 3)の一つにマップすると、それが4(M/N)の上位2ビット、すなわち等価的にアキュムレータの第5ビットおよび第6ビットになる。

図6は図4の回路で行われる方法の流れ図である。初期パラメータMおよびNを除算(MをNで割る)の前にレジスタまたはメモリ(図示していない)にロードする。アキュムレータ31の値を零に等しくするのが好ましい。符号発生器30の中の上記以外の装置も初期化する(S1)。初期値零の和をM/Nの商に加算する(S2)。この加算後の和の第5ビットおよび第6ビットを抽出して(S3)、I値およびQ値への変換に備える(S4、S5)。ビット(L-2)および(L-3)はQPSK配置に次のとおりマップする。

$$\begin{array}{rcl} 0 & 0 \rightarrow & 1 & 1 \\ 0 & 1 \rightarrow & 1 & -1 \\ 1 & 0 \rightarrow & -1 & -1 \\ 1 & 1 \rightarrow & -1 & 1 \end{array}$$

このマッピングはソフトウェアまたはハードウェアにより、ます

$$\begin{array}{lll} (L-2) & (L-3) & (L-2) \oplus (L-3) \\ \begin{array}{ccccc} 0 & 0 & \rightarrow & 0 & 0 \\ 0 & 1 & \rightarrow & 0 & 1 \\ 1 & 0 & \rightarrow & 1 & 1 \\ 1 & 1 & \rightarrow & 1 & 0 \end{array} & \dots & \dots \end{array}$$

を用い、次に標準の $0 \rightarrow 1$ 、 $1 \rightarrow -1$ マッピングを用いて行う。

例えば、L-2ビットの第6ビットが0に等しい場合は、I値は1である。その第6ビットが1であればI値は-1である。Q値の場合は、排他的論理和回路34の出力が0であればQ値は1である。排他的論理和回路34の出力が1であればQ値は-1である。これらI値およびQ値が拡散器20または逆拡散器14

0への出力となる(S6)。ステップS2乃至S6はスイッチ14の供給したデジタルデータ全部を転送するまで、またはスイッチ190がそれらデータ全部を受けるまで繰り返す。

図7は符号発生器の第2の実施例200を示す。符号発生器30を符号発生器30に置換し、符号発生器30により発生したものと類似で自己相関特性および相互相関特性を著しく改善した4相擬似ランダム符号系列を発生する。この第2の実施例は式(11)の第2の準最適実働化の例である。任意の長さの4相系列を発生できるが、127ビット長を例として選んである。また、この例では1シンボルにN個のチップがあり、これが処理利得を表す。数Mは数Nに対する素数を選ぶ。処理利得Nの2進表示に必要なビット数Lは式(12)を解くことによって定まる。この例ではM=127でありL=8である。したがって、(M/N)は長さ16ビットになる。

符号発生器30は長さLビットのアキュムレータ210を備える。アキュムレータ210は長さ8ビットである。アキュムレータ210の一つの入力に「1」を加えるのが好ましい。フリップフロップ220₁乃至220_Lからの数をアキュムレータ210の第2の入力に加える。フリップフロップ2210₁乃至2210_Lはシフトレジスタに置換することもできる。フリップフロップ220₁乃至220_Lおよびアキュムレータ210へのビット入力は並列であるが、このビット入力は直列にもできる。アキュムレータ210に入力される二つの数の和はフリップフロップ220₁乃至220_Lに転送される。フリップフロップ220₁乃至220_Lの出力はフリップフロップ230₁乃至230_Lおよびミキサ240に転送する。

ミキサ240はフリップフロップ230₁乃至230_Lの出力も受ける。アキュムレータ210、フリップフロップ220₁~220_L、フリップフロップ230₁~230_Lおよびミキサ240はフリップフロップ帰還回路を形成する。ミキサ240の出力はミキサ250に加える。ミキサ250は(M/N)からの8ビット入力も受ける。抽出器260はミキサ250から下位第5および第6ビットを抽出する。抽出器260からの下位第6ビットを変換器280によりI値に変換

する。下位第5および第6ビットを排他的論理和回路270に加える。排他的論理和回路270の出力を図8に示すとおり変換器290によりQ値に変換する。これら変換器280および290からのI値およびQ値出力を拡散器20または逆拡散器140に加える。上述のとおり、この例では (M/N) は8ビットの数である。フリップフロップ220乃至220_Lはk値を、フリップフロップ230乃至230_Lはk+1値をミキサ240に出力する。ミキサ250はミキサ240の出力および (M/N) の出力を受ける。 $2(M/N)k(k+1)$ を4値(0, 1, 2, 3)の一つにモジュロ4としてマップすると、その結果は抽出器260からの第5ビットおよび第6ビットとなる(図8)。

図9は図7の回路で行われる方法の流れ図である。初期パラメータMおよびNを除算 (M/N) の前にレジスタまたはメモリ(図示していない)にロードする。値kは0に等しくするのが好ましい。符号発生器の第2の実施例200の上記以外の装置も初期化する(S1)。 $(M/N)k(k+1)$ の値を計算する(S2)。この計算から得られる第5ビットおよび第6ビットを抽出し(S3)、I値およびQ値への変換に備える。ビット(L-2)および(L-3)をQPSK配置に次のとおりマップする。

0	0	→	1	1
0	1	→	1	-1
1	0	→	-1	-1
1	1	→	-1	1

このマッピングはソフトウェアまたはハードウェアにより、まず

(L-2) (L-3)		$(L-2) (L-2) \oplus (L-3)$		
0	0	→	0	0
0	1	→	0	1
1	0	→	1	1
1	1	→	1	0

を用い、次に標準の $0 \rightarrow 1$ 、 $1 \rightarrow -1$ マッピングを用いて行う。

例えば、L-2ビットの第6ビットが0に等しい場合は、I値は1である。その第6ビットが1であればI値は-1である。Q値の場合は、排他的論理和回路270の出力が0であればQ値は1である。排他的論理和回路270の出力が1

であればQ値は-1である。これらI値およびQ値が拡散器20または逆拡散器140への出力となる(S6)。k値を増分だけ増加させる。ステップS2乃至S7はスイッチ14の供給したデジタルデータ全部を転送し、スイッチ190がそれらデータ全部を受けるまで繰り返す。

図10は、擬似ランダム符号発生のために第1の準最適実働化を用いた結果のN=127およびM=44についての自己相関関数を示す。

図11は、擬似ランダム符号発生のために第1の準最適実働化を用いた結果のN=127およびM=44についての相互相関関数を示す。

系列s(k)についての自己相関は

$$a(n) = \sum_{k=1}^N s(k)s^*(k+n) \quad \text{式(13)}$$

で与えられる。ここで、括弧内の指數はモジュロNでとったものであり、二つの系列s(k)およびr(k)の相互相関c(n)は

$$c(n) = \sum_{k=1}^N s(k)r^*(k+n) \quad \text{式(14)}$$

で与えられる。ここで、上記指數は同様にモジュロNでとったものである。この第1の順最適実働化は相互相関および自己相関(a(0)は除く)の大きさをNに比べて小さくするという望ましい結果を達成している。第2の準最適実働化の例は示していないが、結果は同様である。式(13)および(14)は当業者に周知である。

この発明を特定の実施例を詳細に参照して上に述べてきたが、これら詳細な説明は明示のためであって限定を意図するものではない。この明細書に説明した発明の真意および範囲を逸脱することなく構成および動作の態様に多様な変形が可能であることは当業者に認識されよう。

【図1】

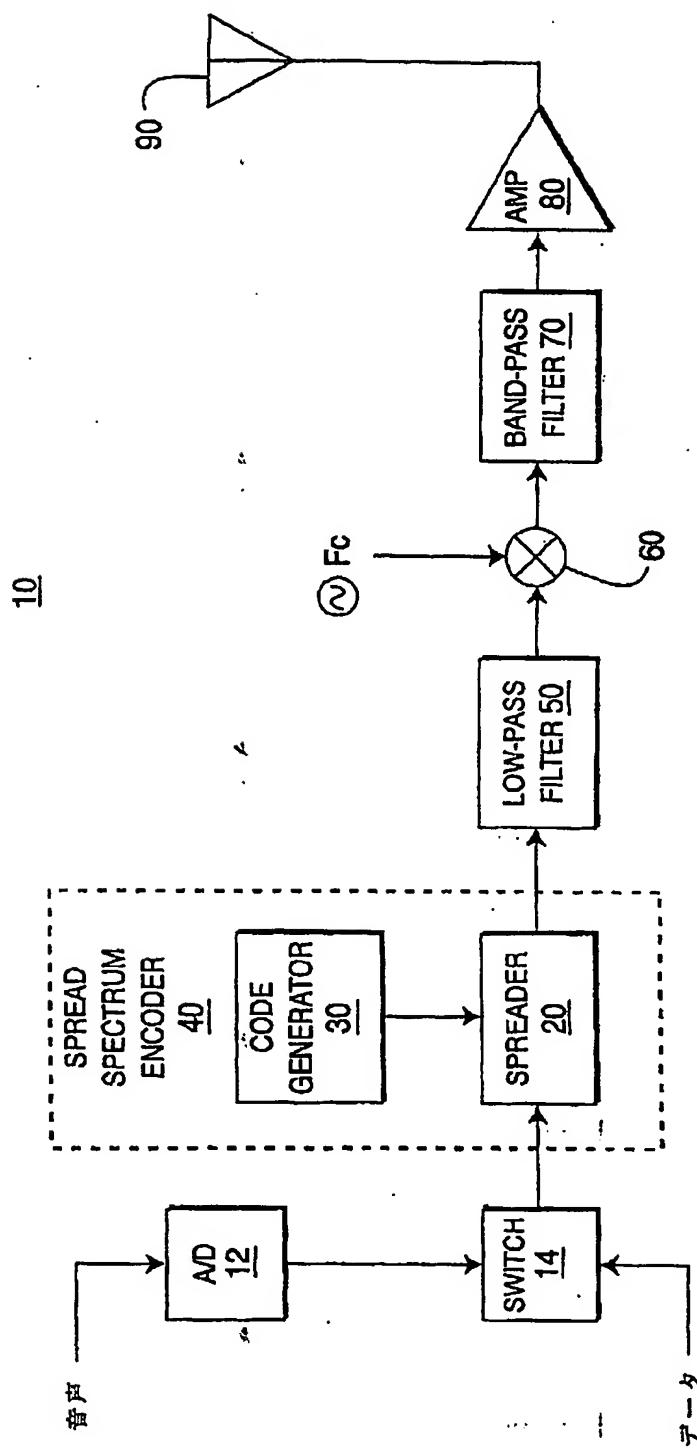


FIG. 1

[図2]

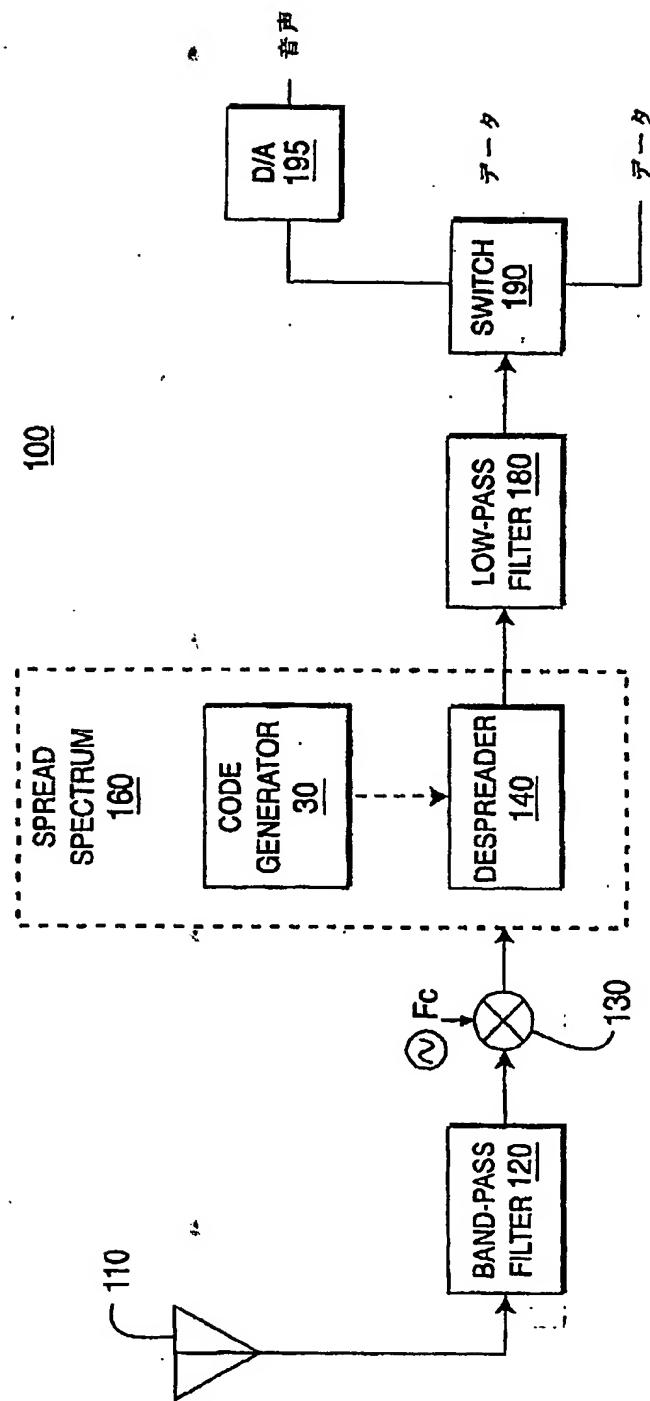


FIG. 2

【図3】

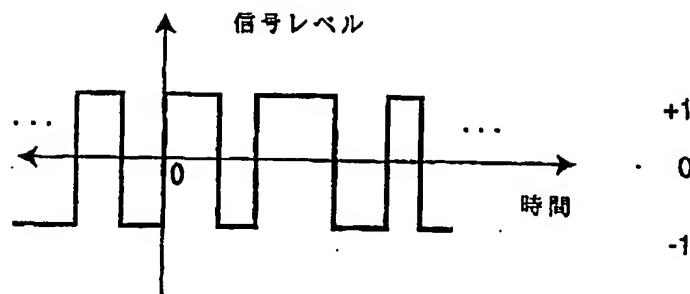


FIG. 3
PRIOR ART

【図4】

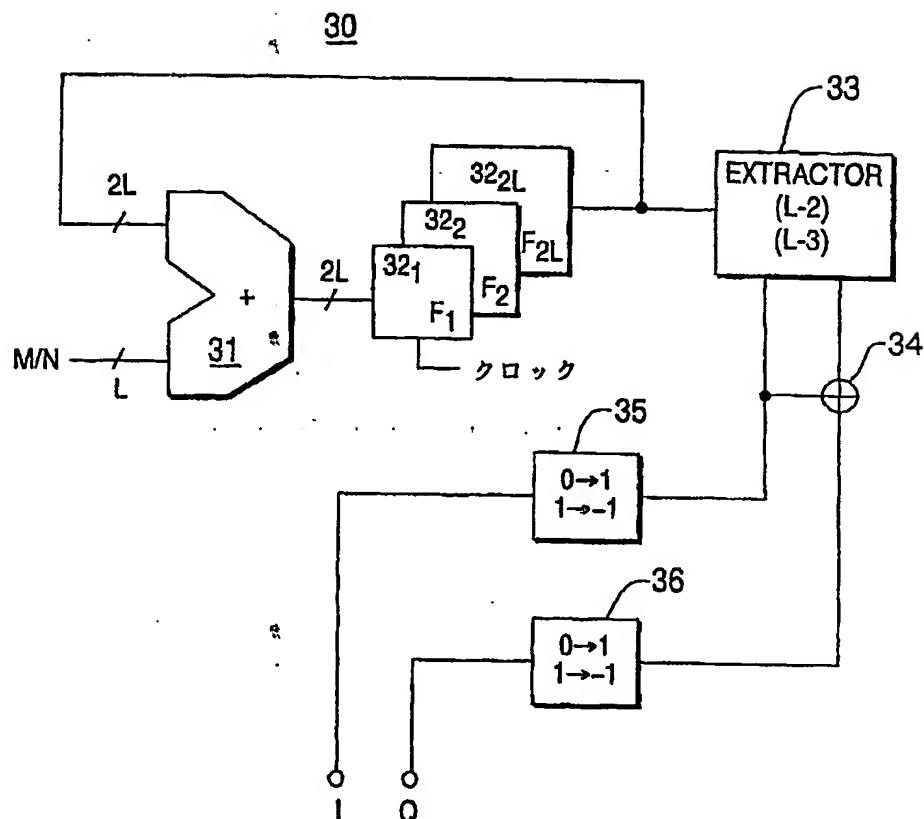


FIG. 4

【図5】

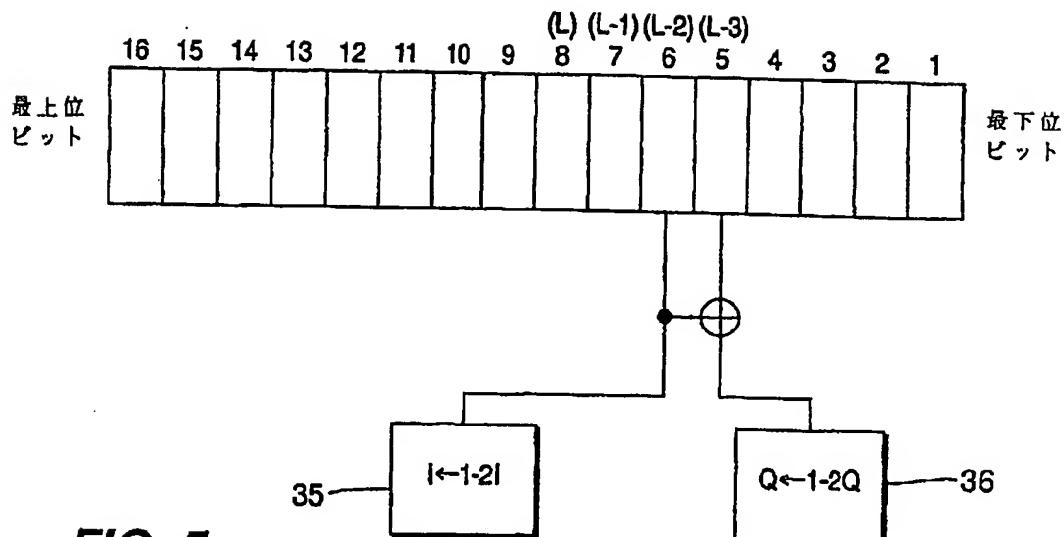


FIG. 5

【図8】

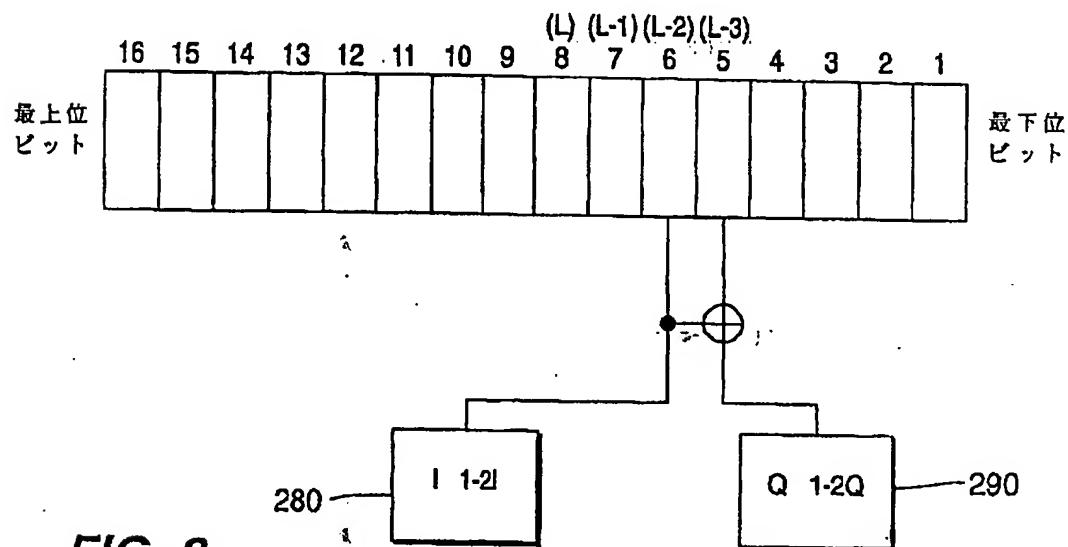


FIG. 8

【図6】

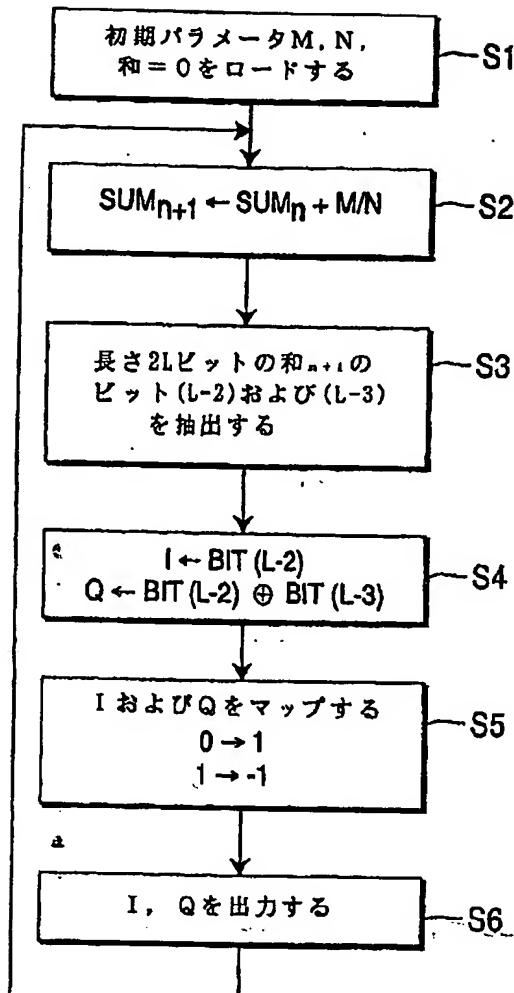


FIG. 6

【図9】

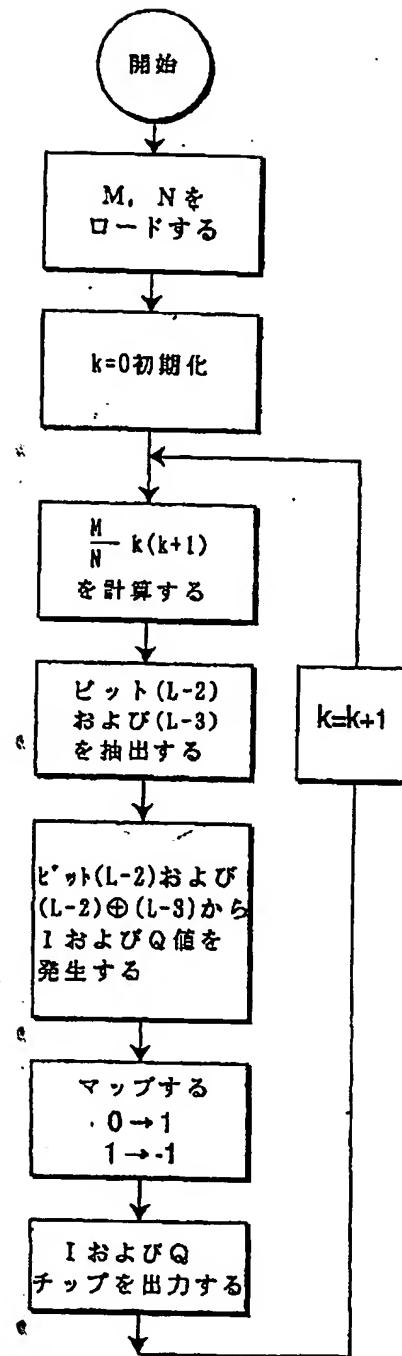


FIG. 9

【図7】

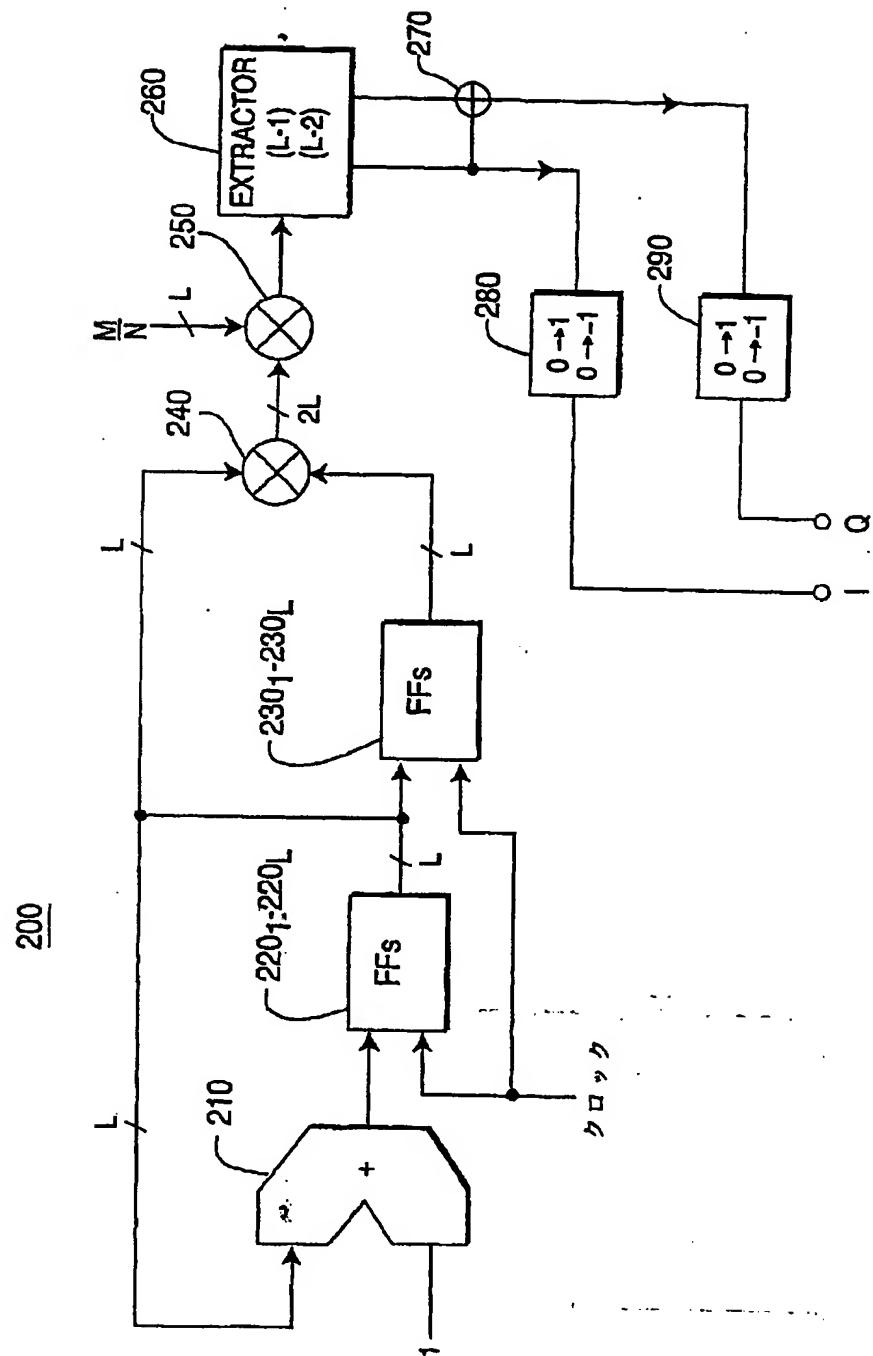


FIG. 7

[図10]

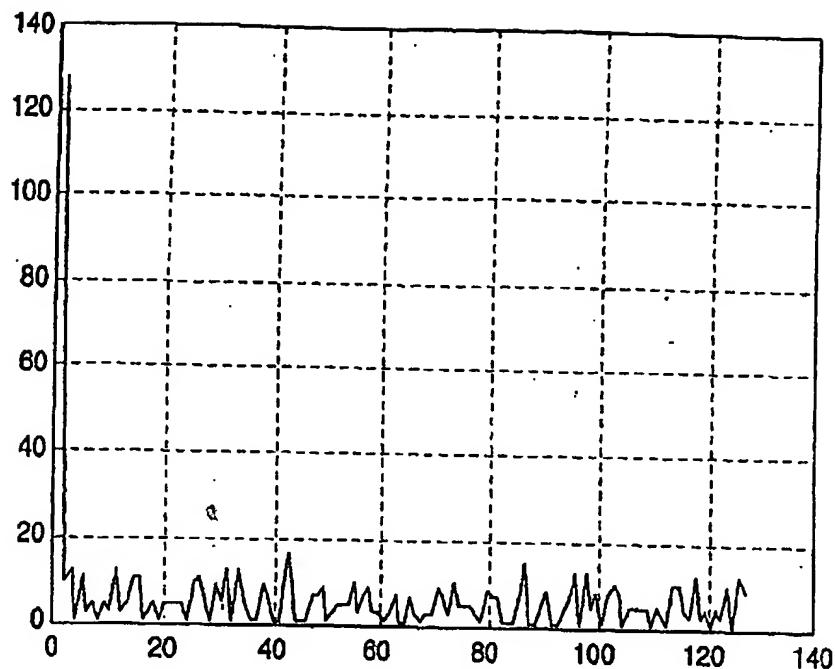


FIG. 10

(25)

特表2001-501798

【図11】

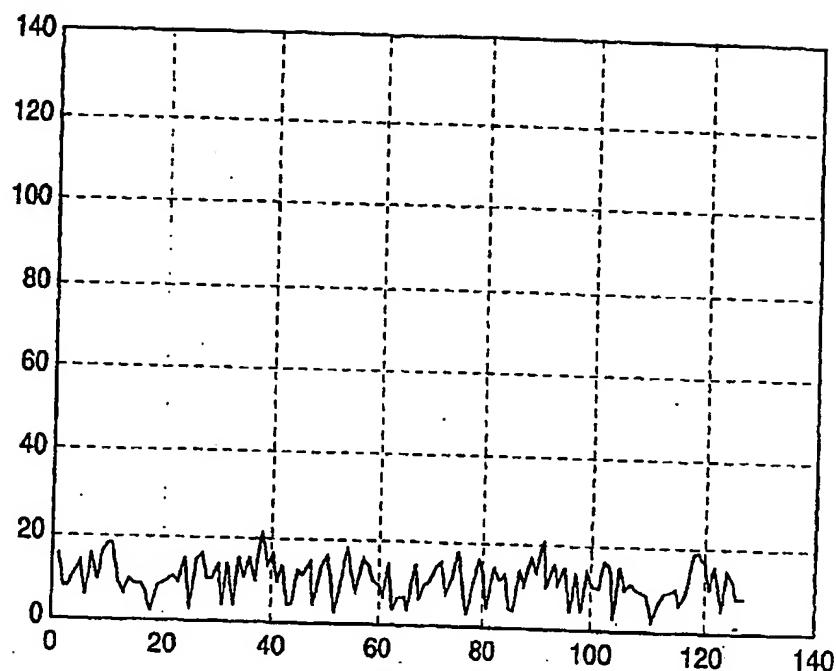


FIG. 11

【国際調査報告】

INTERNATIONAL SEARCH REPORT

IN	Filed Application No
PCT/US 98/10199	

A. CLASSIFICATION OF SUBJECT MATTER IPC 6 H04B7/26		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC 6 H03K H04B H04J H04L		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category	Description of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 5 497 395 A (Y. JOU) 5 March 1996 see column 7, line 39 - column 8, line 65; figure 3 see column 9, line 31 - column 10, line 55; figure 5	1,6,11, 16
A	US 5 640 416 A (H. CHALMERS) 17 June 1997 see column 2, line 21 - line 39; figure 3 see column 7, line 56 - column 9, line 24; figures 4,5A,5B	1,6,11, 16
A	US 5 218 559 A (D. ANGEBAUD ET. AL.) 8 June 1993 see column 4, line 4 - column 5, line 31; figures 3A,5	1,6,11, 16
	-/-	
<input checked="" type="checkbox"/> Further documents are listed in the continuation of box C.		<input checked="" type="checkbox"/> Patent family members are listed in annex.
<p>* Special categories of cited documents:</p> <p>*A* document defining the general state of the art which is not considered to be of particular relevance</p> <p>*E* earlier document but published on or after the international filing date</p> <p>*L* document which may throw doubt on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specific)</p> <p>*C* document referring to an oral disclosure, use, exhibition or other means</p> <p>*P* document published prior to the international filing date but later than the priority date claimed</p> <p>*T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>*Z* document of particular relevance (the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone)</p> <p>*Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>*M* document member of the same patent family</p>		
Date of the actual completion of the international search	Date of mailing of the International search report	
21 August 1998	10/09/1998	
Name and mailing address of the ISA European Patent Office, P.O. Box 8018 Patentkantoor 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax. 31-651 890 NL Fax (+31-70) 340-2016	Authorized officer Butler, N	

INTERNATIONAL SEARCH REPORT

b National Application No.
PCT/US 98/10199

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	<p>C. DOWNING: "PROPOSAL FOR A DIGITAL PSEUDORANDOM NUMBER GENERATOR" ELECTRONIC LETTERS, vol. 20, no. 11, 1 May 1984, pages 435-436, XP002075219 London, gb see page 436, column 1, line 1 - line 16 see page 436, column 2, line 1 - line 2; figures 1,2</p>	1,6,11, 16

INTERNATIONAL SEARCH REPORT

Information on patent family members

In national Application No
PCT/US 98/10199

Patent document cited in search report		Publication date	Patent family member(s)		Publication date
US 5497395	A	05-03-1996	NONE		
US 5640416	A	17-06-1997	WO	9641427 A	19-12-1996
US 5218559	A	08-06-1993	FR	2671647 A	17-07-1992
			DE	69219628 D	19-06-1997
			DE	69219628 T	04-12-1997
			EP	0495706 A	22-07-1992
			ES	2103903 T	01-10-1997

フロントページの続き

(81)指定国 EP(AT, BE, CH, CY,
DE, DK, ES, FI, FR, GB, GR, IE, I
T, LU, MC, NL, PT, SE), OA(BF, BJ
, CF, CG, CI, CM, GA, GN, ML, MR,
NE, SN, TD, TG), AP(GH, GM, KE, L
S, MW, SD, SZ, UG, ZW), EA(AM, AZ
, BY, KG, KZ, MD, RU, TJ, TM), AL
, AM, AT, AU, AZ, BA, BB, BG, BR,
BY, CA, CH, CN, CU, CZ, DE, DK, E
E, ES, FI, GB, GE, GH, GM, GW, HU
, ID, IL, IS, JP, KE, KG, KP, KR,
KZ, LC, LK, LR, LS, LT, LU, LV, M
D, MG, MK, MN, MW, MX, NO, NZ, PL
, PT, RO, RU, SD, SE, SG, SI, SK,
SL, TJ, TM, TR, TT, UA, UG, UZ, V
N, YU, ZW